

DAPDNA-IMX

ダイナミック・リコンフィギュラブル・プロセッサ



▶ DAPDNAアーキテクチャを採用

DAPDNA-IMXダイナミック・リコンフィギュラブル・プロセッサは、アプリケーションに最適な回路をオンデマンドで瞬時（ナノ秒単位）に構成できるプロセッサです。

DAPDNA-IMXは、DAPDNAアーキテクチャを採用しており、RISCコアのDAPを2つと、演算器(PE)がマトリクス状に配置されたDNAから構成される、マルチコアプロセッサです。DAPDNAアーキテクチャは、「ソフトウェア処理の柔軟性」を保ちながら、「ハードウェア処理の高速性」を実現するプラットフォームです。

DAP (Digital Application Processor)

- 高性能RISCプロセッサ
- ダイナミックリコンフィギュレーションの制御

DNA (Distributed Network Architecture)

- 動的再構成が可能
- 955個のPEをマトリクス状に配置

▶ 機能を細分化したPEを搭載

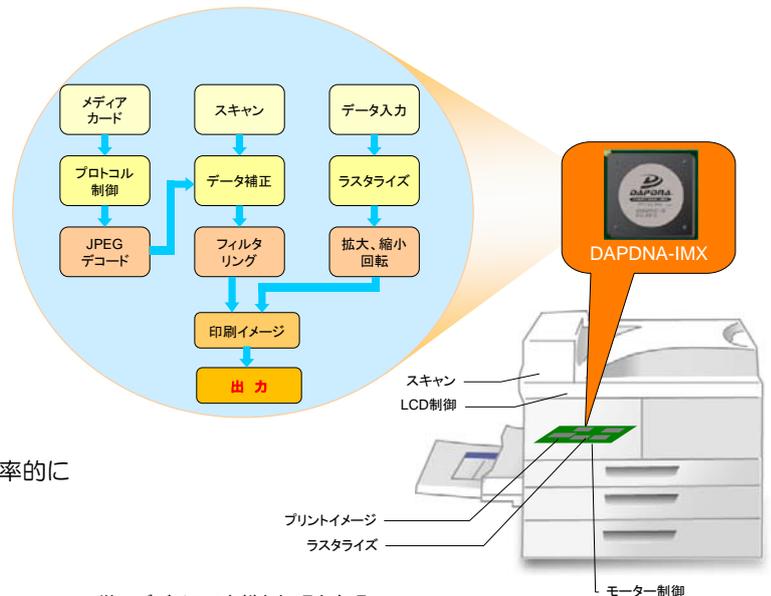
PEを従来よりも高効率化して、ハードウェアリソースを効率的に使用できるようにしました。

- ビット演算および算術演算
- ビット選択出力、ビットローテート、マスク、比較処理
- 16ビット入力、32ビット出力乗算処理
- 32ビットシフト処理
- 内蔵メモリ合計608Kバイト

(RAM系PE 計448Kバイト + 入出力バッファ 計160Kバイト)

▶ 画像処理に適した構成

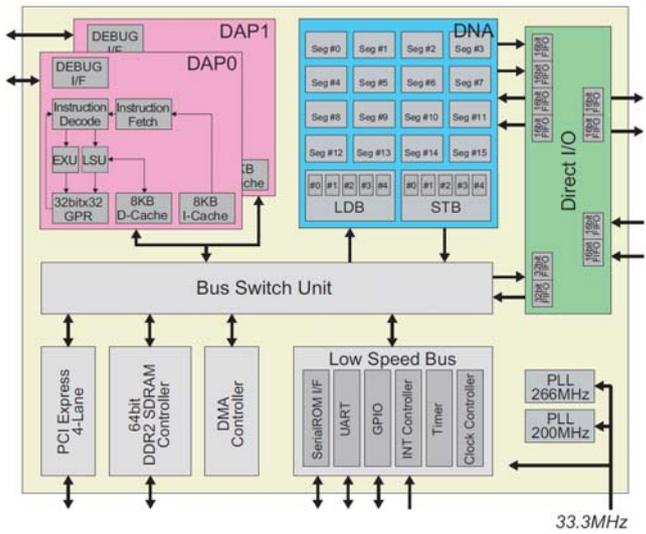
DAPDNA-IMXは、さまざまな画像処理アルゴリズムを評価した結果、画像処理に特化した機能を内蔵するPEを搭載することで、画像処理に最適なPE構成を実現しました。これらのPEはモード設定により、各種のラインバッファやFIFO、ルックアップテーブルに加え、ヒストグラム、ステートマシン、JPEGで使用されるハフマン符号の復号器を構成することができます。算術演算用のPEには、11ビット×5ビット乗算機能を内蔵し、画像フィルタやコーデックを効率よく構成することができます。



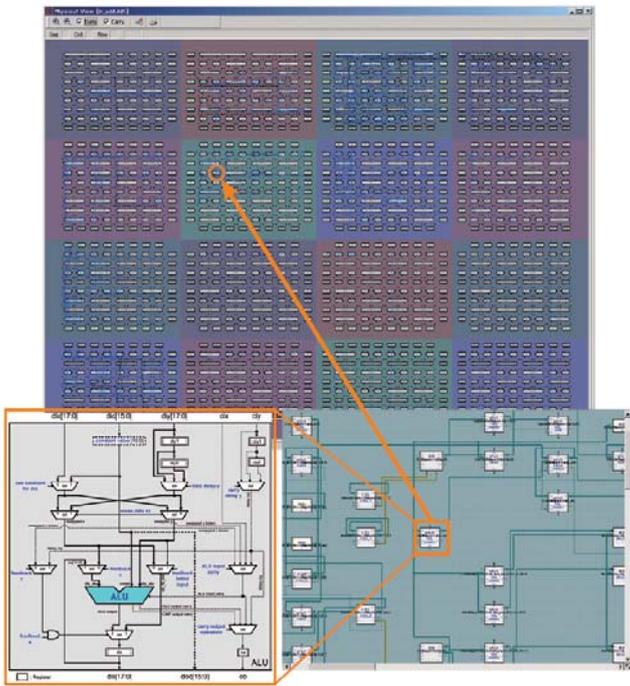
単一デバイスで多様な処理を実現

マルチファンクションプリンタでの使用例

▶ DAPDNA-IMX ブロック図



▶ PE の構成



DNAは、PEの2次元マトリックスで構成されています。PEは演算処理機構の最小単位で、DAPDNA-IMXは全部で955個を搭載しています。PEの機能はいくつかの種類に分けられ、大きくデータ処理用、データ入出力用に分類できます。

▶ DAPDNA-IMX開発環境

DAPDNA-IMXによるシステムを短期間で効率よく開発可能です。

- DAPDNA-FWII統合開発環境 v3.5以降
- デバッグボックス：DAPDNA-DBU
- 評価ボード：DAPDNA-EB6

DAPDNA-IMX 主な仕様

DAP (デュアル DAP)	高性能 32 ビット RISC プロセッサ×2 命令キャッシュ 8K バイト、データキャッシュ 8K バイト
DNA	動的再構成可能な 16 ビット PE (955 個) の 2 次元マトリックス
DNA コンフィギュレーション数	3 バンク (フォアグラウンド 1 バンク+バックグラウンド 2 バンク) ※外部メモリからバンクへのロード回数は無制限
外部インターフェース	ダイレクト I/O 100MHz DDR (最大、外部クロックに同期可能)、16 ビット幅、入出力計 4 チャンネル (1.6G バイト/秒)、(複数の DAPDNA-IMX 接続も可) DDR2 SDRAM 266MHz、64 ビット幅 DDR2 SDRAM インタフェース 最大容量 1G バイト PCI Express PCI Express rev1.0a 準拠 (4 レーン) ROM ブートおよびプログラム用シリアル ROM インタフェース (SPI) 外部割り込み 8 本 その他 UART 1 チャンネル、GPIO 16 チャンネル、
動作周波数	266MHz (DNA は 200MHz)
電源	3 電源: 3.3V (I/O)、1.8V (I/O)、1.2V (コア)
パッケージ	TE-BGA パッケージ、1156 ピン、鉛フリー (RoHS 対応)

DAPDNA-IMX 演算器(PE)合計 955 個

PE	機能	個数	
データ処理	ALU	ビット演算および算術演算系の処理、16ビット固定値供給	432
	BTC	ビットの選択出力処理	4
	MUL	16ビット入力、32ビット出力の乗算処理	50
	RMC	ビットのローテート、マスク処理および比較処理、16ビット固定値供給	72
	SFT	32ビットのシフト処理	42
	DLE	データおよびキャリーの遅延調整	256
データ入出力	RAM	DNA の内蔵メモリ	55
	C32	32ビットカウンタ(メインメモリアクセス用アドレス生成)	12
	C16	16ビットカウンタ(LDB/STB アクセス用アドレス生成)	18
	LDB	メインメモリから DNA へのデータ転送用バッファ	5
	STB	DNA からメインメモリへのデータ転送用バッファ	5
	LDX	ダイレクト I/O から DNA へデータを入力	2
	STX	DNA からダイレクト I/O へデータを入力	2
合計		955	

注意：本資料の掲載内容は、予告なしに変更されることがあります。

本資料の全部または一部を、弊社の文書による事前の承認なくして転載または複製することはかたくお断りいたします。

- 本資料は、DAPDNA 関連製品 (以下、本製品という) の基本的な動作や使い方を述べたもので、弊社もしくは第三者の特許権その他の知的財産権等の権利に関する保証または実施権の許諾を行うものではありません。
- 本製品を輸出する際には、「外国為替および外国貿易法」等の輸出関連法規を遵守してください。
- 本製品は、特別に高い品質・信頼性が要求され、その故障や誤動作が直接人命を脅かしたり人体に危害を及ぼす恐れのある機器 (原子力制御装置、航空宇宙機器、輸送機器、交通信号機器、燃料制御、医療機器、各種安全装置など) に使用されるよう設計・製造されたものではありません。弊社は、これらの用途へ本製品ご使用になったことにより生じた損害について、責任を負いかねますのでご了承ください。
- 弊社は製品の品質および信頼性の向上に努めておりますが、半導体製品は故障または誤動作する場合があります。本製品をご使用の場合には、本製品の故障または誤動作が生じた場合でもお客様の機器の安全性に影響を及ぼすことのないよう、お客様の責任で機器の設計を行ってください。

TOKYO KEIKI

東京計器株式会社

<http://www.tokyo-keiki.co.jp/hyd/>

第 2 制御事業部 油空圧事業
本社・東京営業所 03-3737-8616

DAPDNA 関連製品お問い合わせ dapdna@tokyo-keiki.co.jp